

## (2) Операция записи

Ниже представлено описание операции записи данных в ячейку памяти.

- 1) Когда сигнал WE (разрешение записи) имеет низкий уровень, подаваемые на вход данные (выводы 1-13) считываются (записываются) в ячейку памяти одновременно с передним (возрастающим) фронтом импульса SWCK (тактовый импульс последовательной записи).
- 2) Назначение адреса во время выполнения записи осуществляется с помощью сигнала WAD (данные адреса записи), когда импульс WAE (разрешение адреса записи) имеет низкий уровень. WAD является 9-разрядным последовательным сигналом адреса. Импульс RSTW (сброс записи) возвращает позицию адреса в исходное положение, когда он имеет низкий уровень.

## (3) Операция считывания

Ниже представлено описание операции считывания из ячейки памяти.

- 1) Когда сигнал OE (разрешение вывода) имеет низкий уровень и сигнал RE (разрешение считывания) имеет низкий уровень, данные считываются из ячейки памяти одновременно с нарастающим фронтом импульса SRCK (тактовый импульс последовательного считывания).
- 2) Указание адреса во время считывания выполняется с помощью сигнала RAD (данные адреса считывания), когда импульс RAE (разрешение адреса считывания) имеет низкий уровень. RAD (данные адреса считывания) выражается 9-разрядным последовательным сигналом данных. Импульс RSTR (сброс считывания) возвращает позицию адреса в исходное положение, когда он имеет низкий уровень.
- 3) Микропроцессор IC312 управляет сигналами адресов и тактовыми импульсами через IC316 (выводы с 76 по 83).

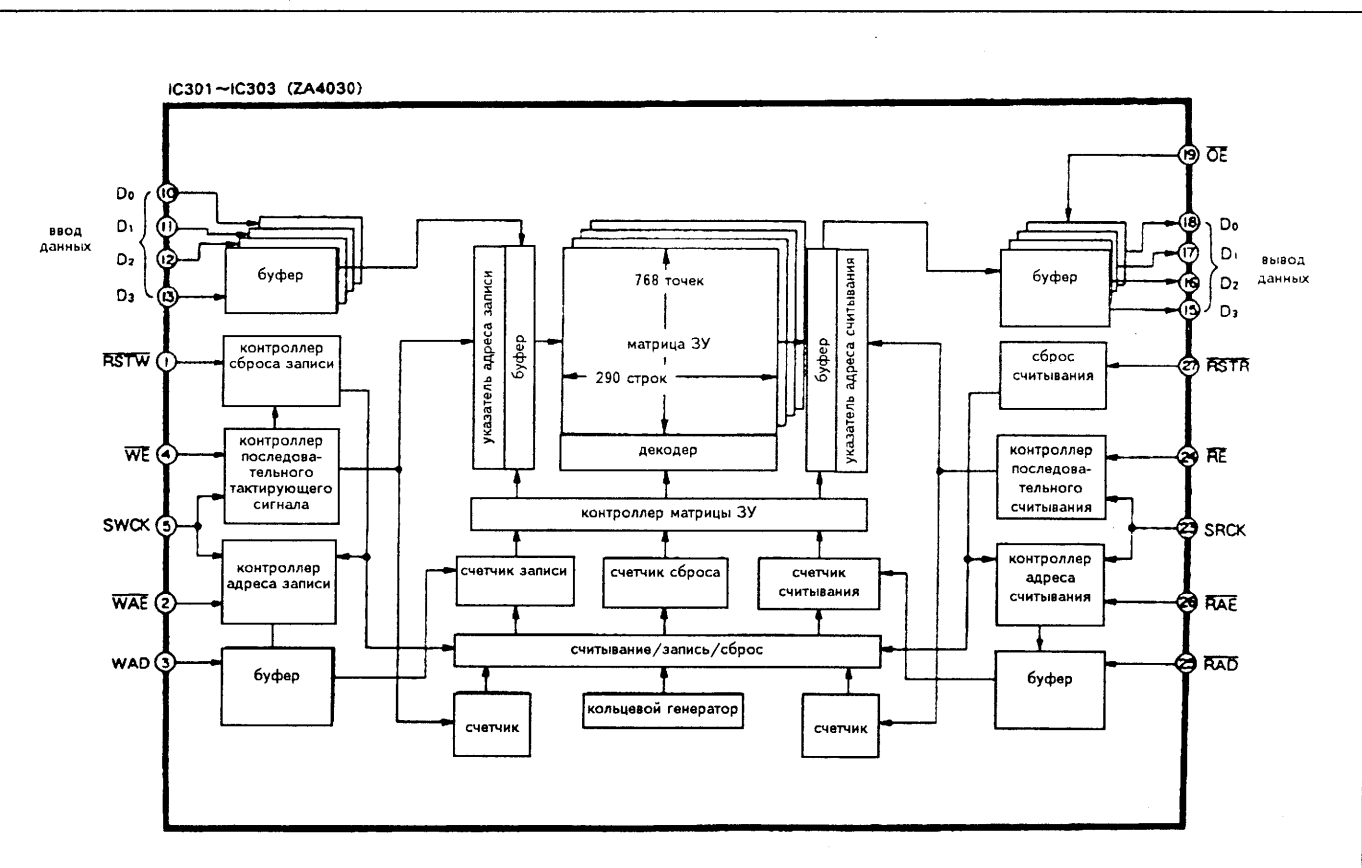


Рис. 3-37. Структурная схема ЗУ на поле, ИМС (ZA4030)